IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re the Application of

: Tokuro KUBO, et al.

Filed:

: Concurrently herewith

For:

: TRANSMISSION DEVICE AND.....

Serial No.

: Concurrently herewith

Assistant Commissioner for Patents Washington, D.C. 20231

October 9, 2001

SUBMISSION OF PRIORITY DOCUMENT

SIR:

Attached herewith is **JAPANESE** patent application no. **2001-017045** filed **January 25, 2001** whose priority has been claimed in the present application.

Any fee, due as a result of this paper, not covered by an enclosed check, may be charged to Deposit Acct. No. 50-1290.

Respectfully submitted,

Samson Herfgott Reg. No. 23,072

ROSENMAN & COLIN, LLP 575 MADISON AVENUE IP Department NEW YORK, NEW YORK 10022-2584 DOCKET NO.: FUJH 19.062

DOCKET NO.: FUJH 19.062 TELEPHONE: (212) 940-8800

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日 Date of Application:

2001年 1月25日

出 願 番 号
Application Number:

特願2001-017045

出 願 Applicant(s):

富士通株式会社

CERTIFIED COPY OF PRIORITY DOCUMENT

2001年 6月 7日

特 許 庁 長 官 Commissioner, Japan Patent Office





【書類名】 特許願

【整理番号】 0051359

【提出日】 平成13年 1月25日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H03F 1/32

【発明の名称】 送信装置および送信方法

【請求項の数】 5

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士

通株式会社内

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士

通株式会社内

【氏名】 大出 高義

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士

通株式会社内

【氏名】 長谷 和男

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士

通株式会社内

【氏名】 浜田 一

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士

通株式会社内

【氏名】 石川 広吉

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士

特2001-017045

通株式会社内

【氏名】

大石 泰之

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士

通株式会社内

【氏名】

札場 伸和

【特許出願人】

【識別番号】

000005223

【氏名又は名称】

富士通株式会社

【代理人】

【識別番号】

100094514

【弁理士】

【氏名又は名称】

林 恒▲徳▼

【代理人】

【識別番号】

100094525

【弁理士】

【氏名又は名称】

土井 健二

【手数料の表示】

【予納台帳番号】

030708

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9704944

【プルーフの要否】

要

【書類名】

明細書

【発明の名称】

送信装置および送信方法

【特許請求の範囲】

【請求項1】 ディジタル入力信号に、増幅器によって生じる非線型歪を補償するためのプリディストーションを施した後、該ディジタル入力信号をアナログ信号に変換し、前記増幅器により増幅して送信する送信装置において、

前記ディジタル入力信号を第1のアナログ信号に変換する第1のディジタル・ アナログ変換器と,

前記増幅器の出力から帰還されるフィードバック信号と参照信号として与えられる前記ディジタル入力信号とにより求められた歪補償係数に基づいて、前記ディジタル入力信号にプリディストーションを施し、前記ディジタル入力信号と前記プリディストーションが施された信号とから歪補償信号を生成する歪補償信号生成部と、

前記歪補償信号生成部により生成された歪補償信号を第2のアナログ信号に変換する第2のディジタル・アナログ変換器と,

前記第1のアナログ信号に前記第2のアナログ信号を加算し,該加算結果のア ナログ信号を前記増幅器に与える加算器と,

前記フィードバック信号および前記参照信号に基づいて検出される,前記増幅器の前記非線型歪を構成する位相歪以外の該送信装置における位相差を補償し,該位相差が補償されたフィードバック信号が前記歪補償信号生成部に与えられるようにする第1の位相差補償部と,

を備えていることを特徴とする送信装置。

ű

【請求項2】 請求項1において,前記歪補償信号生成部が,

前記ディジタル入力信号の各電力値に対応する歪補償係数を有する歪補償テーブルと,

前記参照信号と前記フィードバック信号と前記ディジタル入力信号に対応する 歪補償係数とから新たな歪補償係数を求め、該求められた新たな歪補償係数によ り前記歪補償テーブルを更新する歪補償係数更新部と、

前記ディジタル入力信号に対応する歪補償係数を前記ディジタル入力信号に乗

算することにより前記ディジタル入力信号にプリディストーションを施す乗算器 と,

前記乗算器の出力信号と前記ディジタル入力信号との差分信号を求め, 該差分信号を前記歪補償信号として出力する減算器と,

を備えていることを特徴とする送信装置。

【請求項3】 請求項1または2において,

前記第1の位相差補償部は,前記加算器で,前記第1のアナログ信号と前記第2のアナログ信号との加算が行われず,前記第1のアナログ信号が該加算器の出力信号として出力される状態で,かつ,前記増幅器が線型領域で動作している状態で作動して,前記参照信号と前記フィードバック信号とに基づいて前記位相差を検出し,該位相差を補償する,

ことを特徴とする送信装置。

【請求項4】 請求項2において、

前記ディジタル入力信号の電力値に対応する歪補償係数に基づいて,前記位相差を検出して該位相差を補償し,該位相差が補償されたフィードバック信号が前記歪補償信号生成部に与えられるようにする第2の位相差補償部をさらに備えていることを特徴とする送信装置。

【請求項5】 ディジタル入力信号に、増幅器によって生じる非線型歪を補償するためのプリディストーションを施した後、該ディジタル入力信号をアナログ信号に変換し、前記増幅器により増幅して送信する送信方法において、

前記ディジタル入力信号を第1のアナログ信号に変換し,

前記増幅器の出力から帰還されるフィードバック信号と参照信号として与えられる前記ディジタル入力信号とにより求められた歪補償係数に基づいて、前記ディジタル入力信号にプリディストーションを施し、前記ディジタル入力信号と前記プリディストーションが施された信号とから歪補償信号を生成し、

前記生成された歪補償信号を第2のアナログ信号に変換し,

前記第1のアナログ信号に前記第2のアナログ信号を加算し,該加算結果のアナログ信号を前記増幅器に与え,

前記フィードバック信号および前記参照信号に基づいて検出される,前記増幅

器の前記非線型歪を構成する位相歪以外の該送信装置における位相差を補償し、 該位相差が補償されたフィードバック信号が前記歪補償信号生成部に与えられる ようにする、

ことを特徴とする送信方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、ディジタル入力信号から変換されたアナログ信号を増幅して送信する送信装置および送信方法に関し、特に、ディジタル入力信号にプリディストーションにより歪補償を施した後に増幅器により増幅して送信する送信装置および送信方法に関する。

[0002]

【従来の技術】

隣接帯域への漏洩電力比が規定されている無線通信システムには,送信信号を 増幅する増幅器の非線型歪による隣接チャネルへの漏洩電力を低減するために, 歪補償装置(リニアライザ)が設けられている。図13は,従来の無線通信シス テムにおける送信装置の一例を示すブロック図である。

[0003]

この送信装置は、乗算器210と電力計算部211と歪補償テーブル212と 歪補償係数更新部213と減算器214とを含むプリディストータ型の歪補償装 置を備えている。

[0004]

ベースバンドの4つの送信信号(各信号はディジタルI信号およびディジタルQ信号から構成されている。)は、変調部201~204によってそれぞれ変調された後、周波数帯域が重ならないように、周波数シフト用の乗算器205~208によってそれぞれ周波数シフトを受ける。その後、4つの送信信号は加算器209によって1つのディジタル信号(1つのディジタルI信号と1つのディジタルQ信号)にされ、乗算器210、電力計算部211、および減算器214に与えられる。

[0005]

電力計算部211は、入力された送信信号の電力値pを求め、電力値pを歪補 償テーブル212に与える。歪補償テーブル212は、電力値pに対応した歪補 償係数を乗算器210および歪補償係数更新部213に与える。乗算器210で は、入力された送信信号と歪補償係数とが乗算され、これにより、送信信号に対 して前置歪補償(プリディストーション)が施される。

[0006]

乗算器210から出力された送信信号は、変調用NCO215で、1つのディジタル信号に直交変調されるとともに中間周波数帯域の信号に変換され、DAC (ディジタル・アナログ変換器) 216に与えられる。

[0007]

DAC216では、入力されたディジタル信号がアナログ送信信号に変換される。このアナログ信号は、フィルタ217によって、ベースバンドの成分が除去された後、RFミキサ部218において無線周波数帯域に変換され、その後、増幅器219によって増幅され、アンテナ220から送信される。

[0008]

一方, 増幅器219からの出力信号の一部は, フィードバック信号として, I Fミキサ部221に与えられる。

[0009]

フィードバック信号は、IFミキサ部221において、無線周波数帯域から中間周波数帯域に変換された後、可変減衰器222において、増幅器219の増幅率の逆数倍に減衰される。減衰されたフィードバック信号は、フィルタ223において、無線周波数帯域の成分が除去された後、ADC(アナログ・ディジタル変換器)224によってディジタル信号に変換される。

[0010]

このディジタル・フィードバック信号は、復調用NCO(NCO: Numericall y Controlled Oscillator (数値制御発振器)) 225によって、直交復調されるとともに、中間周波数帯域からベースバンドに変換され、減算器214および 歪補償係数更新部213に与えられる。

[0011]

減算器214に与えられたフィードバック信号は、加算器209からの参照信号と減算され、両信号の差分信号が求められる。この差分信号がフィードバック信号に含まれる歪信号成分に対応する。この歪信号成分は、歪補償係数更新部213に与えられる。

[0012]

歪補價係数更新部213は,減算器214からの歪信号成分,歪補償テーブル212からの歪補償係数,および復調用NCO225からのフィードバック信号に基づいて,新たな歪補償係数を求め,この新たな歪補償係数により,歪補償テーブル212を更新する。この更新された歪補償係数は,以後の入力される送信信号の歪補償に用いられることとなる。

[0013]

このような動作が、入力される送信信号ごとに繰り返される。

[0014]

【発明が解決しようとする課題】

このように、従来の送信装置では、歪補償を受けた信号がDAC216によってディジタル信号からアナログ信号に変換される。しかし、歪補償を受けた信号は、一般に、歪補償を受ける前の信号よりも大きな振幅値を有するので、歪補償を受けた信号をディジタル・アナログ変換するには、ビット精度の高い(すなわちビット数が多い)DACが必要となる。

[0015]

一方、DACは、ビット精度の高いほど、変換速度が遅くなる一方、高速の変換速度が速いほど、ビット精度が低くなるので、DAC216にビット精度の高いものを用いると、変換速度が犠牲になる。しかしながら、近年の無線通信システム、特にCDMA方式の基地局における通信システムのように、周波数の高い信号を取り扱うシステムでは、高速の変換を行うことができるDACが必要とされているので、ビット精度を上げることによって変換速度が犠牲にされるのは好ましくない。

[0016]

他方で、送信装置において、フィードバック信号は、その伝送路の長さによる 遅延、信号の帯域変換(周波数変換)を行う局部発振器の位相ずれ等によって、 参照信号との間で位相差を生ずることがある。このような位相差が存在すると、 本来の歪補償が正確に行えないおそれがある。また、このような位相差をも補償 した送信信号をDACにより変換するには、よりビット精度の高いDACが必要 となるおそれがある。

[0017]

本発明は、このような背景に鑑みなされたものであり、その目的は、DACのビット精度を高くすることなく歪補償を行い、かつ、フィードバック信号に生じた、増幅器による位相歪以外の送信装置における位相差を除去できる送信装置および送信方法を提供することにある。

[0018]

また、本発明の他の目的は、増幅器による位相歪および該増幅器による位相歪以外の送信装置における位相差を除去できる送信装置および送信方法を提供することにある。

[0019]

【課題を解決するための手段】

前記目的を達成するために、本発明に係る送信装置は、ディジタル入力信号に , 増幅器によって生じる非線型歪を補償するためのプリディストーションを施し た後, 該ディジタル入力信号をアナログ信号に変換し、前記増幅器により増幅し て送信する送信装置において、前記ディジタル入力信号を第1のアナログ信号に 変換する第1のディジタル・アナログ変換器と、前記増幅器の出力から帰還され るフィードバック信号と参照信号として与えられる前記ディジタル入力信号とに より求められた歪補償係数に基づいて、前記ディジタル入力信号にプリディストーションを施し、前記ディジタル入力信号と前記プリディストーションが施され た信号とから歪補償信号を生成する歪補償信号生成部と、前記歪補償信号生成部 により生成された歪補償信号を第2のアナログ信号に変換する第2のディジタル・アナログ変換器と、前記第1のアナログ信号に前記第2のアナログ信号を加算 し、該加算結果のアナログ信号を前記増幅器に与える加算器と、前記フィードバ ック信号および前記参照信号に基づいて検出される,前記増幅器の前記非線型歪を構成する位相歪以外の該送信装置における位相差を補償し,該位相差が補償されたフィードバック信号が前記歪補償信号生成部に与えられるようにする第1の位相差補償部と,を備えていることを特徴とする。

[0020]

本発明によると、ディジタル入力信号は、第1のディジタル・アナログ変換器によって第1のアナログ信号に変換される。一方、ディジタル入力信号には、プリディストーションが施される。そして、前記ディジタル入力信号と前記プリディストーションが施された信号とから歪補償信号が生成される。この生成された歪補償信号は、第2のディジタル・アナログ変換器によって第2のアナログ信号に変換される。その後、前記第1のアナログ信号と前記第2のアナログ信号とは加算され、この加算により、歪補償が施されたアナログ送信信号が生成される。このアナログ送信信号は増幅器に与えられ、増幅される。

[0021]

このように、ディジタル入力信号および歪補償信号は、第1のディジタル・アナログ変換器および第2のディジタル・アナログ変換器によってそれぞれ個別に変換される。したがって、プリディストーションが施されたディジタル入力信号をアナログ信号に変換する場合よりもビット精度の高いディジタル・アナログ変換器は要求されない。このため、より高速な変換が可能となる。

[0022]

また,前記増幅器の出力からの帰還されるフィードバック信号と,参照信号として与えられる前記ディジタル入力信号とに基づいて,前記増幅器の前記非線型歪を構成する位相歪以外の該送信装置における位相差が検出され補償される。そして,位相差が補償されたフィードバック信号が,歪補償信号生成部に与えられる。

[0023]

これにより、歪補償信号生成部では、増幅器における非線型歪のみを補償する 歪補償信号が生成される。その結果、歪補償信号生成部は、増幅器の非線型歪の 補償を正確に行うことができる。また、第2のディジタル・アナログ変換器には , 増幅器の非線型歪を補償する信号のみが与えられるので, それ以外の位相差を も補償する信号を変換する場合よりも, ビット精度の低いもので足り, その分, 高速な変換が可能となる。

[0024]

本発明の一実施の形態においては、前記歪補償信号生成部が、前記ディジタル入力信号の各電力値に対応する歪補償係数を有する歪補償テーブルと、前記参照信号と前記フィードバック信号と前記ディジタル入力信号に対応する歪補償係数とから新たな歪補償係数を求め、該求められた新たな歪補償係数により前記歪補償テーブルを更新する歪補償係数更新部と、前記ディジタル入力信号に対応する歪補償係数を前記ディジタル入力信号に乗算することにより前記ディジタル入力信号にプリディストーションを施す乗算器と、前記乗算器の出力信号と前記ディジタル入力信号との差分信号を求め、該差分信号を前記歪補償信号として出力する減算器と、を備えている。

[0025]

これにより, 歪補償係数がディジタル入力信号ごとに更新される適応型プリディストーションが行われる。

[0026]

また、本発明の好ましい実施の形態においては、前記第1の位相差補償部は、前記加算器で、前記第1のアナログ信号と前記第2のアナログ信号との加算が行われず、前記第1のアナログ信号が該加算器の出力信号として出力される状態で、かつ、前記増幅器が線型領域で動作している状態で作動して、前記参照信号と前記フィードバック信号とに基づいて前記位相差を検出し、該位相差を補償する、ことを特徴とする。

[0027]

この実施の形態のよると,第1の位相差補償部は,送信装置が初期化処理を行っている時等における位相差の補償(すなわち初期位相制御)を行う。

[0028]

本発明の他の好ましい実施の形態において、前記送信装置は、前記ディジタル 入力信号の電力値に対応する歪補償係数に基づいて、前記位相差を検出して該位 相差を補償し、該位相差が補償されたフィードバック信号が前記歪補償信号生成 部に与えられるようにする第2の位相差補償部をさらに備えていることを特徴と する。

[0029]

これにより、第1の位相差補償部による初期位相制御に加えて、必要な送信信号を送信装置が送信している稼動時においても位相制御が行われ、稼動時における位相差を補償する位相追従が可能となる。

[0030]

【発明の実施の形態】

以下に、本発明の実施の形態について、いくつかの例を挙げて説明するが、あくまで一例であって、本発明の技術的範囲は、これら実施の形態に限定されるものではない。

[0031]

<第1の実施の形態>

図1は、本発明の第1の実施の形態に係る送信装置の一例を示すブロック図である。

[0032]

[0033]

この送信装置は、4つのキャリア信号を変調して送信するものであり、キャリア変調部1と、周波数シフト部2と、主信号変換部3と、歪補償信号生成部4と

加算器 5 と、フィルタ 6 と、R F ミキサ部 7 と、増幅器 8 と、アンテナ 9 とを備えている。

[0034]

キャリア変調部1は、4つのベースバンドのディジタル・キャリア信号をそれ ぞれ変調して出力する変調部11~14を備えている。これらの変調部11~1 4によりそれぞれ変調されたベースバンドのディジタル・キャリア信号(I信号 およびQ信号)は、周波数シフト部2に与えられる。

[0035]

[0036]

この周波数シフト量は,各キャリア信号が加算器 3 2 において合成されたときに重なり合わない量に設定されている。たとえば,W-CDMA(Wideband-CDMA)方式では,この周波数シフト量は, $\omega_1/2\pi=\omega_2/2\pi=\omega_3/2\pi=\omega_4/2\pi=5$ [MHz] に設定されている。乗算器 2 1 \sim 2 4 から出力された各信号は,主信号変換部 3 および歪補償信号生成部 4 に与えられる。

[0037]

主信号変換部 3 は、変調用NCO 3 O a \sim 3 O d と、ディジタル・アナログ変換器 (以下「DAC」という。) 3 1 a \sim 3 1 d と、加算器 3 2 とを備えている

[0038]

変調用NCO(NCO: Numerically Controlled Oscillator (数値制御発振器)) 30 a~30 dのそれぞれは、周波数シフト部2から入力されるベースバ

ンドのディジタル I 信号およびディジタル Q 信号を直交変調して,1つのディジタル信号に合成するとともに,発振信号(e x p (jω₅t))によって,この合成されたディジタル信号をベースバンドから中間周波数(以下「I F」という。)帯域の信号に変換する。

[0039]

- 変調用NCO30a~30dから出力された各信号は、DAC31a~31dに与えられ、ディジタル信号からアナログ信号に変換された後、加算器32に与えられる。このように、主信号変換部3では、歪補償を受けていない送信信号(主信号)のみがDAC31a~31dによってアナログ信号に変換される。その結果、DAC31a~31dは、歪補償を受けた送信信号を変換する場合よりも、ビット精度の低いもので足り、その分、高速な変換が可能となる。

[0.040]

加算器 3 2 は,DAC 3 1 a \sim 3 1 d からの 4 つのアナログ信号を加算し,加算結果を加算器 5 に与える。

[0041]

歪補償信号生成部4は、加算器40と、減算器41と、変調用NCO42と、DAC43と、電力計算部44と、乗算器45と、歪補償テーブル46と、歪補價係数更新部47と、減算器48と、可変復調用NCO49と、アナログ・ディジタル変換器(以下「ADC」という。)50と、フィルタ51と、可変減衰器52と、IFミキサ部53と、符号54で示す位相制御部Aと、符号55で示す位相制御部Bとを備えている。

[0042]

[0043]

電力計算部44は、加算器40から与えられたI信号およびQ信号の電力値p

 $(p = I^2 + Q^2)$ を求め、求められた電力値 p を歪補償テーブル4 6 および位相制御部 B に与える。

[0044]

歪補償テーブル46は,種々の電力値 pにそれぞれ対応した歪補償係数(I 信号に対する係数 h_I および Q 信号に対応する係数 h_Q (複素表現では h_I + j h_Q))をテーブルとして記憶し,電力計算部 4 4 から与えられた電力値 p に対応した歪補償係数 h_I および h_Q を乗算器 4 5 および位相制御部 B に出力する。

[0045]

乗算器45は,加算器40から与えられたI信号およびQ信号と,歪補償テーブル46から与えられた歪補償係数 h_I および h_Q を乗算(複素乗算(I+jQ)imes(h_I+jh_Q))し,乗算結果(I信号およびQ信号)を減算器41に与える

[0046]

減算器41は、加算器40からの信号と乗算器45からの信号との差分信号を 求め、この差分信号を変調用NCO42に与える。この差分信号は、I信号同士 の差分信号およびQ信号同士の差分信号として求められる。この差分信号を求め ることにより、入力された送信信号から歪補償信号の成分が抽出される。

[0047]

変調用NCO42は、前述した変調用NCO30a~30dと同様に、この歪補償信号(I信号およびQ信号)を直交変調するとともに、ベースバンドからIF帯域の信号に変換し、DAC43に出力する。DAC43は、IF帯域の歪補償信号(ディジタル信号)をアナログ信号に変換し、加算器5に与える。

[0048]

加算器 5 は、主信号変換部 3 (加算器 3 2) からの送信信号と、歪補償信号生成部 4 (DAC 4 3) からの歪補償信号(アナログ信号)とを加算し、加算結果の信号をフィルタ 6 に与える。この加算により、主信号と歪補償信号とが加算されて、前置歪補償(プリディストーション)を受けた送信信号が生成される。

[0049]

フィルタ6は、入力された送信信号からベースバンド成分(低域成分)を除去

し、除去後の送信信号をRFミキサ部7に与える。ミキサ部7は、送信信号が入力されるミキサ70と、IF帯域の信号を無線周波(以下「RF」という。)帯域の信号に変換するための周波数信号をミキサ70に与える局部発振器71とを備えている。これにより、ミキサ部7は、IF帯域の送信信号をRF帯域の送信信号に変換して、増幅器(パワーアンプ)8に与える。

[0050]

増幅器 8 は、図12に示す入出力特性によって入力された送信信号を増幅し、 出力する。増幅器 8 は、図12(a)の実線で示すように、入力信号の電力(以下「入力電力」という。)の相対的に小さい領域(線型領域)では、入力電力と 出力信号の電力(以下「出力電力」という。)とが比例するが、入力電力の相対 的に大きな領域(非線型領域)では、入力電力と出力電力が比例せず、入力電力 が大きくなるほど、出力電力はより大きな振幅歪を有して飽和する傾向にある。 同様にして、図12(b)の実線で示すように、出力電力の位相も、非線型領域 では、入力電力が大きくなるほど、より大きな位相歪を有する。

[0051]

このような入出力特性を有する増幅器8から出力された送信信号は、アンテナ9から送信されるとともに、その一部はフィードバック信号として、歪補償信号生成部4のIFミキサ部53に与えられる。

[0052]

IFミキサ部53は、増幅器8からのフィードバック信号が入力されるミキサ53aと、RF帯域の信号をIF帯域の信号に変換するための周波数信号をミキサ53aに与える局部発振器53bとを備えている。これにより、ミキサ部53は、RF帯域のフィードバック信号をIF帯域のフィードバック信号に変換して、可変減衰器52に与える。

[0053]

可変減衰器52は,線型性を有し,入力されたIF帯域のフィードバック信号を,非線型歪(振幅歪および位相歪)を生ずることなく減衰するように構成されている。また,その減衰率は,歪がない場合,すなわち図12(a)の仮想線(二点鎖線)で示す増幅器8の増幅率(利得)の逆数に調整されている。たとえば

,増幅器 8 の仮想線で示す増幅率G(= [出力電力 P_{OUT} 〕/ [入力電力 P_{IN}])とすると,可変減衰器 5 2 の減衰率は 1 / G に設定される。

[0054]

これにより、フィードバック信号は、増幅器 8 が線型領域において歪を生ずることなく信号を増幅している場合には、増幅器 8 による増幅前の大きさの信号に減衰される一方、増幅器 8 が非線型領域において歪を有する場合には、この歪の分だけ、増幅器 8 による増幅前の電力値とは異なった電力値の信号に減衰され、減衰後のフィードバック信号にも増幅器 8 の歪が反映される。この減衰されたフィードバック信号は、フィルタ 5 1 に与えられる。

[0055]

フィルタ51は,入力されたフィードバック信号から,RF帯域の成分(高域成分)を除去し,除去後のフィードバック信号をADC50に与える。ADC50は,フィルタ51からのフィードバック信号(アナログ信号)をディジタル信号に変換し,変換したディジタル・フィードバック信号を可変復調用NCO49に与える。

[0056]

可変復調用NCO49は,ADC50からのディジタル・フィードバック信号を直交復調するとともに,IF帯域からベースバンドの信号に変換し,I成分の信号(以下「 I_F 信号」と表す。)とQ成分の信号(以下「 Q_F 信号」という。)として出力する。この可変復調用NCO49では,位相制御部AまたはBにより,位相が制御されて直交復調が行われる。この可変復調用NCO49ならびに位相制御部AおよびBについては,後に詳述する。

[0057]

可変復調用NCO49から出力されたフィードバック信号(I_F 信号および Q_F 信号)は、減算器48、歪補償係数更新部47、および位相制御部Aに与えられる。

[0058]

減算器48は、加算器40から与えられた参照信号と増幅器8からのフィード バック信号との差分信号を求め、この差分信号を歪補償係数更新部47に与える 。この差分信号には、増幅器 8 が非線型領域で動作している場合には、増幅器 8 の歪(振幅歪および位相歪)と、増幅器 8 以外の部分で生ずる位相差とが含まれる一方、増幅器 8 が線型領域で動作している場合には、増幅器 8 以外の部分で生ずる位相差のみが含まれる。増幅器 8 以外の部分で生ずる位相差(以下「アナログ部における位相差」という。)には、信号の遅延による位相差と、局部発振器 7 1 および/または 5 3 b の信号の位相とフィードバック信号の位相との間のずれによる位相差(位相回転)との少なくとも 2 つの歪が含まれる。

[0059]

歪補償係数更新部47は、この差分信号と、フィードバック信号と、歪補償テーブル46から与えられた歪補償係数とから新たな歪補償係数を求め、この新たな歪補償係数により、電力計算部44で計算された電力値pに対応する歪補償係数を更新する。この新たな歪補償係数は、以降の送信信号の歪補償に利用される

[0060]

位相制御部AおよびBは、本実施の形態では、増幅器8の非線型領域の歪(非線型歪)ではなく、アナログ部における位相差を補償するものである。また、位相制御部Aは、この送信装置が歪補償を行わない時(たとえば送信装置起動時の初期化処理時等)に作動するように構成されている。この時には、たとえばDAC43から信号が加算器5に出力されないように制御が行われ、歪補償を行うためのフィードバック・ループがオープン(オフ)の状態にされる。したがって、加算器32からの信号は、加算器5で歪補償信号を加算されることなく、同じ信号として加算器5から出力される。

[0061]

一方,位相制御部Bは,この送信装置が歪補償を行っている時(すなわち必要な送信信号を送信している時)に作動するように構成されている。送信装置内に設けられた局部発振器(たとえば局部発振器71,53b等)の位相がシフトせず,また,ディジタル信号を処理する構成要素(たとえばDAC,ADC等)のクロック信号の周期にもずれが生じない場合には,位相制御部Aによる位相差の補償により,アナログ部における位相差は除去される。しかし,動作時において

, 前記位相のシフトやクロック信号の周期のずれが生ずることがあり, この場合に, 移相制御部 B が移相追従を行って, 動作時のアナログ部における位相差を除去することとなる。

[0062]

送信装置が歪補償を行っている時は、たとえば、DAC43から信号が加算器5に出力され、歪補償を行うためのフィードバック・ループがクローズ(オン)の状態にされる。これらの作動/不作動の制御は、たとえば図示しない制御装置によって行われる。

[0063]

位相制御部Aの作動時には、増幅器8が線型領域内で作動する電力の信号がこの送信装置に入力されるようになっている。したがって、位相制御部Aは、前述したように、フィードバック信号に生じたアナログ部における位相差のみを補償するように動作する。

[0064]

また、位相制御部Bの作動時は、必要な送信信号を送信している時であるので、この時には、増幅器8が非線型領域で作動する場合がある。したがって、位相制御部Bは、電力計算部44から与えられる電力値pに基づいて、増幅器8が線型領域と非線型領域とのいずれで動作しているかを判断して、電力値pがあらかじめ定められた値を有する場合に作動するように構成されている。

[0065]

この電力値 p のあらかじめ定められた値の例としては、図12(b)に示すA 点の電力値、B 点の電力値、またはC 点の電力値、C 点の電力値以下の任意の電力値もしくはC 点以下の全全力値を挙げることができる。A 点は、増幅器 8 の歪が最大となる点である。このA 点の電力値は、増幅器 8 を試験等することにより求められる。C 点は、増幅器 8 の線型領域と非線型領域との境界の点であり、このC 点の電力値も、増幅器 8 を試験等することにより求められる。B 点は、A 点とC 点との間の点であり、中点(A 点の位相歪の1/2の点)とすることもできるし、それ以外の点とすることもできる。このB 点の電力値は、A 点の電力値およびC 点の電力値を求めることにより、その間の値として決定される。

[0066]

A点の電力値において位相制御部Bを作動させた場合には、位相歪が最大となる点において位相差の補償が行われることとなり、歪補償係数が有効に利用されることとなる。C点以下の電力値において位相制御部Bを作動させた場合には、最も発生頻度の高い部分で、位相差が補償されるので、より頻度多くアナログ部における位相差が補償されることとなる。

[0067]

これら位相制御部AおよびBの作動時およびアナログ部における位相差を補償する機能は、以下の第2の実施の形態から第12の実施の形態においても同様である。

[0068]

以下、位相制御部AおよびBについて詳述する。

[0069]

図 2 (a)は,位相制御部 A(符号 5 4)の詳細な構成を示すブロック図である。位相制御部 Aは,参照信号 I_R , Q_R の位相 θ_1 を測定する位相測定部 5 4 a と,フィードバック信号 I_F , Q_F の位相 θ_2 を測定する位相測定部 5 4 b と,これらの位相 θ_1 および θ_2 の差 Δ の を計算する位相差計算部 5 4 c とを有する。

位相測定部 5 4 a は,参照信号 I_R , Q_R から以下の式(1)により位相 θ_1 を求める。

[0071]

$$\theta_1 = \tan^{-1} (Q_R / I_R) \quad \cdots \quad (1)$$

同様にして、位相測定部 54 b は、以下の式(2)により位相 θ_2 を求める。

[0072]

$$\theta_2 = \tan^{-1} (Q_F / I_F) \cdots (2)$$

位相差計算部 5 4 c は,位相差 Δ θ = θ $_1$ - θ $_2$ を求め,この位相差 Δ θ を可変復調用NCO49に与える。

[0073]

可変復調用NCO49は、後述するように、IF帯域からベースバンドへの周

波数変換の際の位相($j\omega_6$ t とする。)に位相差 Δ θ を加えた位相($j\omega_6$ t + Δ θ)により周波数変換を行う。これにより、初期設定時等におけるアナログ部における位相差が補償されることとなる。

[0074]

図4(a)は,位相制御部B(符号55)の詳細な構成を示すブロック図である。位相制御部Bは, $\Delta\theta$ 計算部55aを備えている。この $\Delta\theta$ 計算部55aには,歪補償テーブル46からの歪補償係数 h_I , h_Q および電力計算部44からの電力値pが入力される。 $\Delta\theta$ 計算部44aは,入力される電力値pに対応した作動/不作動テーブル(図示略)を備えている。この作動/不作動テーブルは,電力値pに対応して $\Delta\theta$ 計算部55aが作動するかどうかを規定するテーブルである。たとえば,前述した図12(b)に示すA点の電力値において,位相差の補償を行う場合には,この作動/不作動テーブルには,A点の電力値において作動するように規定され,それ以外の電力値には,不作動と規定されている。

[0075]

[0076]

$$\Delta \theta = t a n^{-1} (|h_Q|/|h_I|) + \theta_{add} \cdots (3)$$

ここで, θ_{add} は,図4(a)のテーブルに示すように, h_Q および h_I の符号から決定される0°, -90°, 90°, 180° のいずれかの値である。

[0077]

出力された Δ θ の値(ゼロを含む。)は,可変復調用NCO49に与える。これにより,可変復調用NCO49は,後述するように,IF帯域からベースバンドへの周波数変換の際の位相($j\omega_6$ tとする。)に位相差 Δ θ を加えた位相($j\omega_6$ t+ Δ θ)により周波数変換を行う。その結果,送信信号の送信時のアナログ部における位相差が補償されることとなる。

[0078]

図 5 は、可変復調用NCO49の詳細な構成を示すブロック図である。可変復調用NCO49は、加算器49a、49bと、sin/cos発生テーブル49cと、直交復調器49dとを備えている。

[0079]

[0080]

加算器 49 b には,加算器 49 a からの位相データに加えて,位相制御部 A または B からの位相シフト量(前述した位相差) $\Delta\theta$ が入力される。加算器 49 b は,これらの値を加算し,加算結果〔 $j\omega_6$ t + $\Delta\theta$ 〕をsin/cos発生テーブル 49 c に与える。

[0081]

sin/cos発生テーブル49 c は,加算器49から与えられた加算結果の位相〔 $j\omega_6$ t + Δ θ 〕を有する正弦波および余弦波(すなわち exp ($j\omega_6$ t + Δ θ))信号を生成し,この信号を直交復調器49 d に与える。

[0082]

直交復調器 49 d は,入力されたフィードバック信号を, I 成分の信号(以下 「 I_F 信号」と表す。)とQ成分の信号(以下「 Q_F 信号」という。)とに直交復調するとともに,信号の帯域を I F 帯域からベースバンドに変換する。この直交復調の際に,sin/cos発生テーブル 49 c から与えられる正弦波および余弦波信号によって,直交復調器 49 d の出力信号の位相は,入力信号に対して $\Delta \theta$ だけ移相(位相シフト)される。これにより,フィードバック信号にアナログ部における位相差 $\Delta \theta$ が生じていても,この位相差が補償(補正)されることとなる。その結果,フィードバック信号には,増幅器による非線型歪(振幅歪および位相歪)のみが含まれることとなる。

[0083]

このように、本実施の形態では、アナログ部における位相差が位相制御部AおよびBならびに可変復調用NCO49によって補償されるので、減算器41から出力される差分信号は、増幅器8の非線型歪のみを含むこととなる。その結果、歪補償テーブル46、乗算器45等において増幅器8の非線型歪の補償が正確に行える。また、DAC43は、増幅器8の非線型歪のみを変換すればよく、アナログ部における位相差および増幅器8の非線型歪の双方を変換する場合よりも、ビット精度の低いもので足り、その分、高速な変換が可能となる。

[0084]

なお、本実施の形態において、加算器32を4入力のものから5入力のものに変更して、加算器5を省略し、DAC43の出力信号を加算器33に与えることもできる。また、周波数シフト部2からのディジタル信号(I信号とQ信号)をDACによりアナログ信号に変換した後、直交変調器により直交変調して、加算器32に与えることもできる。さらに、フィルタ51からのアナログ信号を直交復調器により直交復調した後、ADCによりディジタル信号に変換することもできる。

[0085]

<第2の実施の形態>

第1の実施の形態における位相制御部AおよびBによる位相の制御を、可変復調用NCO49において行うのではなく、変調用NCO30a \sim 30dにおける直交変調の際に行うこともできる。第2の実施の形態は、このように、直交変調の際に位相を制御するものである。

[0086]

図6は,この第2の形態に係る送信装置の主信号変換部3の部分を示すブロック図である。第2の実施の形態では,変調用NCO30a~30dが,可変変調用NCO35a~35dに置換される。一方,図示は省略するが,第1の実施の形態における可変復調用NCO49は, $\Delta\theta$ の可変部分が除かれた位相(または $\Delta\theta$ =0の位相)により直交復調および周波数変換を行う復調用NCOに置換される。それ以外の部分については,前述した第1の実施の形態に係る送信装置と

同様の構成を有する。

[0087]

可変変調用NCO35a~35dは、図5に示す可変復調用NCO49の直交復調器が直交変調器に置換される点を除き、可変復調用NCO49と同様の構成を有する。したがって、周波数シフト部2から与えられるディジタル信号は、直交変調の際に Δ 0によって移相される。これによっても、アナログ部における位相差が補償され、その結果、DAC43においては、増幅器8の非線型歪のみが変換されることとなり、DAC43として、ビット精度が低く、高速変換可能なものを用いることができる。

[0088]

<第3の実施の形態>

フィードバック信号に生じたアナログ部における位相差を,フィードバック信号の位相をシフトさせる移相用乗算器を新たに設けることによっても補償することができる。

[0089]

図7は,移相用乗算器100を,復調用NCO490(第1の実施の形態における可変復調用NCO49を,位相が可変でないものに置換したもの)と減算器48との間に新たに設けた送信装置の一部を示すブロック図である。また,図2(b)は,移相用乗算器100の移相量を制御する位相制御部Aの構成を示すブロック図であり,図4(b)は,移相用乗算器100の移相量を制御する位相制御部Bの構成を示すブロック図である。

[0090]

図2(b)に示す位相制御部Aは、図2(a)に示す位相制御部Aに対して、複素変換部54dが新たに追加されている。この複素変換部54dは、位相差計算部54cから与えられる $\Delta\theta$ の値から複素数($\alpha+j\beta$)を求め、出力するものである。この α および β は、 $\alpha=\cos\Delta\theta$ 、 $\beta=\sin\Delta\theta$ により求められる。このようにして求められた α および β は、乗算器100に与えられ、乗算器100において、復調用NCO490から出力された信号に乗算(複素乗算(I+jQ)×($\alpha+j\beta$))される。

[0091]

一方,図4(b)に示す位相制御部Bは,複素共役部55bにより構成される。この複素共役部55bは,歪補償テーブル46から与えられる歪補償係数 h_I , h_Q (すなわち h_I + $j_{1}h_{Q}$)の共役複素数である h_I , $-h_Q$ (すなわち h_I - $j_{1}h_{Q}$)を求め,これを(h_I^2 + h_Q^2)1/2で正規化した値 h_I /(h_I^2 + h_Q^2)1/2, $-h_Q$ /(h_I^2 + h_Q^2)1/2を出力するものである。この h_I /(h_I^2 + h_Q^2)1/2がαとして, $-h_Q$ /(h_I^2 + h_Q^2)1/2がるとして,乗算器100に与えられ,フィードバック信号と乗算(複素乗算)される。

[0092]

このように、乗算器 100 を新たに設けて、この乗算器 100 において、フィードバック信号に位相差 $\Delta\theta$ に対応する複素数($\alpha+j\beta$)を乗算することによっても、アナログ部における位相差を補償することができる。

[0093]

<第4の実施の形態>

周波数シフト部2と主信号変換部3との間に移相用乗算器を設けることによって、アナログ部における位相差を補償することができる。

[0094]

図8は,第4の実施の形態に係る送信装置の一部を示すブロック図である。この第4の実施の形態は,周波数シフト部2と主信号変換部3との間に乗算器11 $1\sim114$ を設け,これらの乗算器 $111\sim114$ において,周波数シフト部2からの信号に,位相制御部AまたはBから与えられる α および β を乗算するものである。

[0095]

位相制御部AおよびBは、第3の実施の形態におけるもの(図2(b),図4(b))と同じものをそれぞれ用いることができる。

[0096]

第1の実施の形態における可変復調用NCO49(図1参照)は、 $\Delta\theta$ の可変部分が除かれた位相(または $\Delta\theta=0$ の位相)により直交復調および周波数変換を行う復調用NCOに置換される。

[0097]

この第4の実施の形態によっても、アナログ部における位相差を補償することができる。

[0098]

<第5の実施の形態>

図1に示すミキサ部7においても、アナログ部における位相差を補償することができる。図9は、位相可変器72を追加したミキサ部7の構成を示すブロック図である。この図9においても、第1の実施の形態における可変復調用NCO49(図1参照)は、 $\Delta\theta$ の可変部分が除かれた位相(または $\Delta\theta$ =0の位相)により直交復調および周波数変換を行う復調用NCOに置換される。それ以外の部分は、図1に示す構成と同じである。また、位相制御部Aは、図2(a)に示す構成のものが用いられ、位相制御部Bは、図4(a)に示す構成のものが用いられる。

[0099]

位相可変器 72には,局部発振器 71 からの信号と,位相制御部 A または B からの位相差 Δ θ とが与えられる。位相可変器 72 は,局部発振器 71 からの信号の位相を,位相制御部 A または B から与えられる位相差 Δ θ だけシフトし,このシフトされた位相を有する信号をミキサ 70 に与える。ミキサ 70 は,位相可変器 72 から与えられた信号によって, 1 下帯域から R 下帯域へ送信信号の周波数を変換する。

[0100]

この構成を有するミキサ部7によっても、アナログ部における位相差が補償される。

[0101]

<第6の実施の形態>

図1に示すミキサ部53においても、アナログ部における位相差を補償することができる。図10は、位相可変器53cを追加したミキサ部53の構成を示すブロック図である。この図10においても、第1の実施の形態における可変復調用NCO49(図1参照)は、 $\Delta\theta$ の可変部分が除かれた位相(または $\Delta\theta=0$

の位相)により直交復調および周波数変換を行う復調用NCOに置換される。それ以外の部分は、図1に示す構成と同じである。また、位相制御部Aは、図2(a)に示す構成のものが用いられ、位相制御部Bは、図4(a)に示す構成のものが用いられる。

[0102]

位相可変器 5.3 cには,局部発振器 5.3 b からの信号と,位相制御部 A または B からの位相差 Δ θ とが与えられる。位相可変器 5.3 c は,局部発振器 5.3 b からの信号の位相を,位相制御部 A または B から与えられる位相差 Δ θ だけシフトし,このシフトされた位相を有する信号をミキサ 5.3 a に与える。ミキサ 5.3 a は,位相可変器 5.3 c から与えられた信号によって,R F 帯域から I F 帯域へ送信信号の周波数を変換する。

[0103]

この構成を有するミキサ部53によっても、アナログ部における位相差が補償 される。

[0104]

<第7の実施の形態>

位相制御部Aは、前述したように、送信装置が歪補償を行わない時に作動する ものであり、この時には、通信情報が送信されない。したがって、あらかじめ定 められたテスト・パターン信号を用いてアナログ部における位相差を補償するこ ともできる。

[0105]

図2(c)は、テスト・パターン信号を用いてアナログ部における位相差を補償する場合の位相制御部Aの構成を示すブロック図である。

[0106]

送信装置には,あらかじめ定められたテスト・パターン信号が入力される。したがって,このテスト・パターン信号の I 成分と Q 成分との位相 θ_1 (= tan $^{-1}$ (Q / I))は判明している。このため,位相制御部Aには,参照信号 I R , Q R の位相を測定する位相測定部 S A a を設ける必要はなく,判明しているテスト・パターン信号の位相 θ_1 が位相計算部 S A C に直接与えられる。このテスト・パタ

ーン信号の位相 θ_1 は、位相制御部Aの内部または外部に位相発生器(図示略)を設けることにより与えることもできるし、位相差計算部 5.4~cの内部に定数として組み込むこともできる。

[0107]

この図2(c)に示す構成の位相制御部Aは,第1の実施の形態のほかに,第2,第5,および第6の実施の形態にも適用できる。

[0108]

このようにテスト・パターン信号を用いることによっても,初期動作時等のア ナログ部における位相差を補償することができる。

[0109]

なお、無線通信で規定されていないテスト・パターン信号が用いられる場合には、テスト・パターン信号がアンテナ9から送信されないように、増幅器8からアンテナ9への信号線を切断できるスイッチ等(図示略)が設けられる。

[0110]

<第8の実施の形態>

前述した第7の実施の形態における位相差 Δ θ を複素数 (α + β) に変換し、この複素数を、第3および第4の実施の形態における適用することによっても、アナログ部における位相差を補償することができる。

[0111]

図2(d)は,テスト・パターン信号を用いてアナログ部における位相差を補償する場合の他の位相制御部Aの構成を示すブロック図である。前述した第7の実施の形態における位相制御部Aに,複素変換部54 d が新たに設けられている。この複素変換部54 d は,第3の実施の形態におけるもの(図2(b)参照)と同じものであり,位相差 Δ θ を複素数(α + β β)に変換するものである。

[0112]

この位相制御部Aを第3および第4の実施の形態に適用することによっても, 初期動作時等のアナログ部における位相差を補償することができる。

[0113]

なお、無線通信で規定されていないテスト・パターン信号が用いられる場合に

は、テスト・パターン信号がアンテナ9から送信されないように、増幅器8から アンテナ9への信号線を切断できるスイッチ等(図示略)が設けられる。

[0114]

<第9の実施の形態>

[0115]

送信装置には、初期化処理時等に、送信信号として、ディジタルQ信号の値がゼロ(すなわち参照信号 Q_R の値もゼロ)であるテスト・パターン信号が入力される。

[0116]

 Q_F 符号抽出部 5 4 0 には,フィードバック信号 I_F , Q_F が入力される。 Q_F 符号抽出部 5 4 0 は,入力されたフィードバック信号 I_F , Q_F から Q_F の符号を抽出し,この符号が"+"の場合には1 を,"-"の場合には-1 を, Q_F の値がゼロの場合(すなわち±の符号がない場合)には0 をパルス信号としてランダム・ウォーク・フィルタ 5 4 1 に与える。

[0117]

 [0118]

このように、ランダム・ウォーク・フィルタ 5 4 1 は、フィードバック信号 Q F の変化が位相差 Δ θ に直接的に反映されるのを防止し、一定の遅延時間をもって反映するように設けられている。したがって、どの程度の遅延時間をもって反映させるかにより、前述した上限値+Tおよび下限値-Tの値が決定される。

[0119]

 $\Delta \theta$ _ アップ/ダウン・カウンタ 5 4 2 には,カウント値の初期値としてゼロが設定されている。 $\Delta \theta$ _ アップ/ダウン・カウンタ 5 4 2 は,ランダム・ウォーク・フィルタ 5 4 1 からパルス信号 1 が与えられると,そのカウント値を 1 増加させ,パルス信号 - 1 が与えられると,そのカウント値を 1 減少させる。そして,そのカウント値が $\Delta \theta$ として出力される。

[0120]

このようにして Δ θ を制御することにより、フィードバック信号 Q_F はゼロとなるように制御される。その結果、フィードバック信号 Q_F と、テスト・パターンのディジタル入力信号(すなわち参照信号 Q_R = 0)との位相差がなくなり、アナログ部における位相差が補償される。

[0121]

なお、ランダム・ウォーク・フィルタ541は一例であって、これに代えて、 遅延時間を有する他のフィルタを用いることもできる。

[0122]

<第10の実施の形態>

図3(b)に示すように、図3(a)の位相制御部Aに複素変換部543を追加し、 $\Delta \theta$ を複素数($\alpha + j\beta$)に変換し出力することもできる。複素変換部543は、第3の実施の形態における複素変換部54d(図2(b)参照)または第4の実施の形態における複素変換部54d(図2(d)参照)と同じものである。

[0123]

この場合に、複素変換部 543 から出力される α 、 β は、第3 の実施の形態に

おける乗算器100 (図7参照) または第4の実施の形態における乗算器111 ~114 (図8参照) に与えられる。

[0124]

<第11の実施の形態>

位相制御部 B を,図 1 2 (b) に示す C 点の電力値もしくは C 点の電力値以下の電力値において作動するようにした場合に,増幅器 8 から出力されるアナログ信号には,増幅器 8 の非線型歪(振幅歪および位相歪)が含まれないこととなる。したがって,この場合における歪補償係数は,アナログ部における位相差がない場合には, h_I = 1 および h_Q = 0 となる一方,アナログ部における位相差がある場合には,歪補償係数 h_I \neq 1 または h_Q \neq 0 となる。

[0125]

よって、位相制御部 B は、 $h_I = 1$ または $h_Q = 0$ となるように信号の位相を制御することによっても、アナログ部における位相差を補償することができる。

[0126]

図4(c)は, h_Q =0となるように信号の位相を制御する位相制御部Bの構成を示すブロック図である。この位相制御部Bは, h_Q 抽出部55cと,コンパレータ55dと,ランダム・ウォーク・フィルタ55eと, $\Delta\theta$ _アップ/ダウン・カウンタ55fとを備えている。

[0127]

 h_Q 抽出部 5 5 c には,歪補償テーブル 4 6 からの歪補償係数 h_I , h_Q が入力 される。 h_Q 抽出部 5 5 c は,入力された歪補償係数 h_I , h_Q から歪補償係数 h_Q のみを抽出し,コンパレータ 5 5 d に出力する。

[0128]

コンパレータ55dは,歪補償係数 h_Q の値をゼロと比較し,ゼロより大きい場合(すなわち歪補償係数 h_Q の値が正の場合)には1を,ゼロより小さい場合(すなわち歪補償係数 h_Q の値が負の場合)には-1を,ゼロと等しい場合には0をランダム・ウォーク・フィルタ55eにパルス信号として与える。

[0129]

ランダム・ウォーク・フィルタ55eは、その内部にアップ/ダウン・カウン

タ(図示略)を有し、このアップ/ダウン・カウンタには、初期値として○が設定されているとともに、上限値+Sと下限値-S(Sは正の整数)が設定されている。

[0130]

また、ランダム・ウォーク・フィルタ55eには、コンパレータ55dからの出力値に加えて、電力計算部44(図1参照)からの電力値pが入力されている。ランダム・ウォーク・フィルタ55eは、入力される電力値pに対応した作動/不作動テーブル(図示略)を備えている。この作動/不作動テーブルは、ランダム・ウォーク・フィルタ55eが作動するかどうかを規定するテーブルである。この作動/不作動テーブルには、電力値pが増幅器8の線型領域に含まれるある値または線型領域に含まれる全値である場合には、ランダム・ウォーク・フィルタ55eが作動するように規定され、電力値pが増幅器9の非線型領域に含まれる値である場合には、ランダム・ウォーク・フィルタ55eが作動しないように規定されている。

[0131]

[0132]

[0133]

このように、ランダム・ウォーク・フィルタ55eは、歪補償係数 h_Q の変化が位相差 Δ θ に直接的に反映されるのを防止し、一定の遅延時間をもって反映するように設けられている。したがって、どの程度の遅延時間をもって反映させるかにより、前述した上限値+Sおよび下限値-Sの値が決定される。

[0134]

 $\Delta \theta$ _ アップ/ダウン・カウンタ 5 5 f には,初期値としてゼロが設定されている。 $\Delta \theta$ _ アップ/ダウン・カウンタ 5 5 f は,ランダム・ウォーク・フィルタ 5 5 e からパルス信号 1 が与えられると,そのカウント値を 1 増加させ,パルス信号 -1 が与えられると,そのカウント値を 1 減少させる。そして,そのカウント値が $\Delta \theta$ として出力される。

[0135]

このようにして $\Delta \theta$ を制御することにより、歪補償係数 h_Q はゼロとなるように制御され、その結果、アナログ部における位相差が補償される。

[0136]

[0137]

<第12の実施の形態>

図4 (d) に示すように,図4 (c) の位相制御部Bに複素変換部55gを追加し, Δ のを複素数 (α + j β) に変換し出力することもできる。複素変換部55dは,第3の実施の形態における複素変換部54d(図2(b)参照)または第4の実施の形態における複素変換部54d(図2(d)参照)と同じものである。

[0138]

この場合に、複素変換部 54d から出力される α 、 β は、第3の実施の形態に

おける乗算器100(図7参照)または第4の実施の形態における乗算器111 ~114(図8参照)に与えられる。

[0139]

<第13の実施の形態>

これまでに説明した実施の形態における位相制御部Bは、アナログ部における位相差を補償するものであるが、この位相制御部Bを、アナログ部における位相差に加えて、増幅器8の位相歪を補償するように構成することもできる。以下では、アナログ部における位相差と増幅器8の位相歪との双方を補償するように構成された位相制御部Bを、これまでの実施の形態における位相制御部Bと区別するために「位相制御部C」と表すこととする。

[0140]

図11は、増幅器8の位相歪と、アナログ部における位相差との双方を補償する位相制御部C(符号56)を用いた送信装置の構成を示すブロック図である。

[0141]

この図11に示す送信装置が図1に示す送信装置と異なる点は、電力計算部44からの電力値pが位相制御部Cに入力されない点、歪補償テーブル46と乗算器45との間にルート計算部57が追加された点、可変復調用NCO49が位相可変部を有しない復調用NCO490に置換されている点、および変調用NCO30a~30dが位相可変の可変変調用NCO35a~35dに置換されている点である。他の構成要素については、図1に示すものと同じであるので、同じ符号を用いて、その詳細な説明を省略することとする。

[0142]

位相制御部Cは、位相制御部Bと同様に、フィードバック・ループがクローズされ、この送信装置が歪補償を行っている時(すなわち必要な送信信号を送信している時)に作動する一方、位相制御部Bのように電力値pに応じた作動/不作動の動作選択を行わず、常に作動して位相差および位相歪の補償を行う。このため、位相制御部Cには、電力計算部44から電力値pが入力されていない。

[0143]

位相制御部Cの詳細な構成は、図4(a)に示す位相制御部Bとほぼ同様の構

成であるが、電力値 p が入力されず、したがって、前述した作動/不作動テーブルは、その内部に設けられていない点が異なる。たとえば、図 4 (a) に示す Δ の計算部 5 5 a には、電力値 p が入力されず、かつ、作動/不作動テーブルが設けられていない。したがって、 Δ の計算部 5 5 a は、常に作動して、入力される歪補償係数 h a 、h a から Δ のを計算して出力する。

[0144]

位相制御部Cから出力される Δ θ は,第 2 の実施の形態で説明した可変変調N CO3 5 a \sim 3 5 d に与えられ,直交変調の際に信号の位相が Δ θ シフトされる

[0145]

ルート計算部 5 7 は,歪補償テーブル 4 6 から与えられる歪補償係数 h_I , h_Q の大きさ $(h_I^2 + h_Q^2)^{1/2}$ を計算し,この値を乗算器 4 5 に与える。乗算器 4 5 では, I 信号および Q 信号の双方に $(h_I^2 + h_Q^2)^{1/2}$ が乗算される。このようにルート計算部 5 7 を設けるのは,位相制御部 C がアナログ部における位相差に加えて,増幅器 8 の位相歪も補償するので,乗算器 4 5 に与えられる歪補償信号は,増幅器 8 の振幅歪のみを補償するもので足りるからである。

[0146]

これにより、増幅器8の位相歪およびアナログ部における位相差は、位相制御部Cによって補償される。一方、増幅器8の振幅歪は、DAC43を介して加算器5において補償される。

[0147]

なお、本実施の形態において、加算器32を4入力のものから5入力のものに変更して、加算器5を省略し、DAC43の出力信号を加算器33に与えることもできる。また、周波数シフト部2からのディジタル信号(I信号とQ信号)をDACによりアナログ信号に変換した後、直交変調器により直交変調して、加算器32に与えることもできる。さらに、フィルタ51からのアナログ信号を直交復調器により直交復調した後、ADCによりディジタル信号に変換することもできる。

[0148]

<第14の実施の形態>

前述した第13の実施の形態において、図8に示すように、可変変調NCO3 $5a\sim35d$ を、位相可変部を有しない、第1の実施の形態と同様の変調NCO $30a\sim30d$ に置換するとともに、移相用乗算器111~114を設けることもできる。そして、移相制御部Cから α および β をこれらの乗算器111~11 4に与えることもできる。

[0149]

この場合には,移相制御部Cは,図4(b)に示す複素共役部55bとほぼ同様のものが用いられる。ただし,第13の実施の形態における移相制御部Cと同様に,電力値pに応じた作動/不作動の動作選択を行わず,常に作動して位相差および位相歪の補償を行う。このため,複素共役部55bには,電力値pが入力されず,かつ,作動/不作動テーブルが設けられていない。したがって,複素共役部55bは,常に作動して,入力される歪補償係数 h_I , h_Q から α および β を計算して出力する。

[0150]

<他の実施の形態>

位相制御部Aが位相差を補償する箇所と、位相制御部Bが位相差を補償する箇所とを異ならせることもできる。たとえば、位相制御部Aは、可変復調用NCO49(図1参照)において位相差を補償するのに対し、位相制御部Bは、可変変調用NCO35a~35d(図6参照)において位相差を補償することもできるし、その逆とすることもできる。また、位相制御部Aは、乗算器100(図7参照)において位相差を補償するのに対し、位相制御部Bは、ミキサ部7(図9参照)において位相差を補償するのに対し、位相制御部Bは、ミキサ部7(図9参照)において位相差を補償するのに対し、位相制御部Bは、ミキサ部7(図9参の位相差を補償する箇所についても同様である。

[0151]

また、位相制御部Aが位相差を補償する箇所と、位相制御部Cが位相差(および位相歪)を補償する箇所とについても、同様に異ならせることができる。

[0152]

さらに、これまでに説明した送信装置の構成は一例であり、他の構成を有する

送信装置においては、図1や図11等に示す位相差の補償箇所と異なる位相差の 補償箇所が設けられることがある。

[0153]

(付記1) ディジタル入力信号に、増幅器によって生じる非線型歪を補償する ためのプリディストーションを施した後、該ディジタル入力信号をアナログ信号 に変換し、前記増幅器により増幅して送信する送信装置において、

前記ディジタル入力信号を第1のアナログ信号に変換する第1のディジタル・ アナログ変換器と,

前記増幅器の出力から帰還されるフィードバック信号と参照信号として与えられる前記ディジタル入力信号とにより求められた歪補償係数に基づいて、前記ディジタル入力信号にプリディストーションを施し、前記ディジタル入力信号と前記プリディストーションが施された信号とから歪補償信号を生成する歪補償信号生成部と、

前記歪補償信号生成部により生成された歪補償信号を第2のアナログ信号に変換する第2のディジタル・アナログ変換器と,

前記第1のアナログ信号に前記第2のアナログ信号を加算し,該加算結果のアナログ信号を前記増幅器に与える加算器と,

前記フィードバック信号および前記参照信号に基づいて検出される,前記増幅器の前記非線型歪を構成する位相歪以外の該送信装置における位相差を補償し,該位相差が補償されたフィードバック信号が前記歪補償信号生成部に与えられるようにする第1の位相差補償部と,

を備えていることを特徴とする送信装置。

[0154]

(付記2) 付記1において,前記歪補償信号生成部が,

前記ディジタル入力信号の各電力値に対応する歪補償係数を有する歪補償テーブルと.

前記参照信号と前記フィードバック信号と前記ディジタル入力信号に対応する 歪補償係数とから新たな歪補償係数を求め、該求められた新たな歪補償係数によ り前記歪補償テーブルを更新する歪補償係数更新部と, 前記ディジタル入力信号に対応する歪補償係数を前記ディジタル入力信号に乗 算することにより前記ディジタル入力信号にプリディストーションを施す乗算器 と、

前記乗算器の出力信号と前記ディジタル入力信号との差分信号を求め,該差分信号を前記歪補償信号として出力する減算器と,

を備えていることを特徴とする送信装置。

[0155]

(付記3) 付記1または2において,

前記第1の位相差補償部は,前記加算器で,前記第1のアナログ信号と前記第2のアナログ信号との加算が行われず,前記第1のアナログ信号が該加算器の出力信号として出力される状態で,かつ,前記増幅器が線型領域で動作している状態で作動して,前記参照信号と前記フィードバック信号とに基づいて前記位相差を検出し,該位相差を補償する,

ことを特徴とする送信装置。

[0156]

(付記4) 付記3において,

前記ディジタル入力信号および前記参照信号が,同相成分および直交成分の信号から構成され,

前記フィードバック信号が、ディジタルの同相成分および直交成分の信号に変換されて前記第1の位相差補償部に与えられ、

前記第1の位相差補償部が,前記参照信号を構成する同相成分および直交成分の信号から前記参照信号の位相を求めるとともに,前記フィードバック信号を構成する同相成分および直交成分の信号から前記フィードバック信号の位相を求め,前記参照信号の位相と前記フィードバック信号の位相との差分を前記位相差として求める,

ことを特徴とする送信装置。

[0157]

(付記5) 付記3において,

前記ディジタル入力信号および前記参照信号が,あらかじめ定められたテスト

・パターンの同相成分および直交成分の信号から構成され、

前記フィードバック信号が、ディジタルの同相成分および直交成分の信号に変換されて前記第1の位相差補償部に与えられ、

前記第1の位相差補償部が,前記フィードバック信号を構成する同相成分および直交成分の信号から前記フィードバック信号の位相を求めるとともに,あらかじめ定められた,前記テスト・パターンの信号の位相と,前記フィードバック信号の位相との差分を前記位相差として求める,

ことを特徴とする送信装置。

[0158]

(付記6) 付記3において,

前記ディジタル入力信号が、同相成分および直交成分の信号から構成され、かつ、該直交成分がゼロであるテスト・パターンの信号であり、

前記フィードバック信号が、ディジタルの同相成分および直交成分の信号に変換されて前記第1の位相差補償部に与えられ、

前記第1の位相差補償部が、前記フィードバック信号を構成する直交成分がゼロとなるように前記位相差を補償する,

ことを特徴とする送信装置。

[0159]

(付記7) 付記6において,

前記第1の位相差補償部が,前記フィードバック信号を構成する直交成分の符号を求め,該符号に基づいてランダム・ウォーク・フィルタの内部カウンタを増減し,ランダム・ウォーク・フィルタからの出力値に基づいて位相差の値を表す位相カウンタを増減し,該位相カウンタのカウント値に基づいて前記位相差を補償する,

ことを特徴とする送信装置。

[0160]

(付記8) 付記4から7のいずれか1つにおいて、

前記ディジタル入力信号を構成する同相成分および直交成分の信号を直交変調 して前記第1のディジタル・アナログ変換器に与え,または,前記第1のディジ タル・アナログ変換器からのアナログ信号を直交変調して前記増幅器に与える直 交変調器をさらに備え,

前記第1の位相差補償部は,前記直交変調器における直交変調時に該直交変調器からの出力信号の位相を,前記検出された位相差に対応した分,シフトさせることにより前記位相差を補償する,

ことを特徴とする送信装置。

[0161]

(付記9) 付記4から7のいずれか1つにおいて,

前記増幅器の出力信号を直交復調し、直交復調により同相成分および直交成分 に分離された信号を前記第1の位相差補償部に与える直交復調器をさらに備え、

前記第1の位相差補償部が,前記直交復調器における直交復調時に該直交復調器からの出力信号の位相を,前記検出された位相差に対応した分,シフトさせることにより前記位相差を補償する,

ことを特徴とする送信装置。

[0162]

(付記10) 付記4から7のいずれか1つにおいて,

前記第1の位相差補償部は,前記ディジタル入力信号を構成する同相成分および直交成分の信号と,実数部および虚数部からなる数値との乗算を行う乗算器を前記第1のディジタル・アナログ変換器の前段に備えるとともに,前記検出された位相差を実数部および虚数部からなる数値に変換して前記乗算器に与える,

ことを特徴とする送信装置。

[0163]

(付記11) 付記4から7のいずれか1つにおいて,

前記増幅器の前段に,該増幅器に入力されるアナログ信号の周波数帯域を変換するための第1の周波数変換部をさらに備え,

前記第1の位相差補償部は,前記第1の周波数変換部における周波数変換時に,前記第1の周波数変換部の出力信号の位相を,前記検出された位相差に対応した分,シフトさせることにより前記位相差を補償する,

ことを特徴とする送信装置。

[0164]

(付記12) 付記4から7のいずれか1つにおいて,

前記増幅器の後段に,前記フィードバック信号の周波数帯域を変換するための 第2の周波数変換部をさらに備え,

前記第1の位相差補償部は,前記第2の周波数変換部における周波数変換時に ,前記第2の周波数変換部の出力信号の位相を,前記検出された位相差に対応し た分,シフトさせることにより前記位相差を補償する,

ことを特徴とする送信装置。

[0165]

(付記13) 付記2において,

前記ディジタル入力信号の電力値に対応する歪補償係数に基づいて,前記位相差を検出して該位相差を補償し,該位相差が補償されたフィードバック信号が前記歪補償信号生成部に与えられるようにする第2の位相差補償部をさらに備えていることを特徴とする送信装置。

[0166]

(付記14) 付記13において,

前記第2の位相差補償部は,前記第1のアナログ信号と前記第2のアナログ信号との加算が前記加算器で行われる時であって,前記ディジタル入力信号の電力値が,前記増幅器の線型領域に対応する電力値,前記増幅器の最大の非線型歪に対応する電力値,または,前記増幅器の最大の非線型歪に対応する電力値と,線型領域と非線型領域との境界に対応する電力値との間の電力値である場合に作動する,

ことを特徴とする送信装置。

[0167]

(付記15) 付記14において,

前記歪補償係数が, 実数部に対応する数値と虚数部に対応する数値とから構成され,

前記第2の位相差補償部は、前記ディジタル入力信号の電力値が、前記増幅器の線型領域に対応する電力値である場合に作動し、前記歪補償係数の実数部が1

となるように、または、前記歪補償係数が0となるように、前記位相差を補償する,

ことを特徴とする送信装置。

[0168]

(付記16) 付記15において,

前記第2の位相差補償部が,前記歪補償係数を構成する実数部に対応する数値と1とを比較し,または,前記歪補償係数を構成する虚数部に対応する数値と0とを比較して,その代償関係に基づいてランダム・ウォーク・フィルタの内部カウンタを増減し,前記ランダム・ウォーク・フィルタからの出力値に基づいて位相差の値を表す位相カウンタを増減し,該位相カウンタのカウント値に基づいて前記位相差を補償する,

ことを特徴とする送信装置。

[0169]

(付記17) 付記13から16のいずれか1つにおいて,

前記ディジタル入力信号が同相成分および直交成分の信号から構成され、

前記同相成分および直交成分の信号を直交変調して前記第1のディジタル・アナログ変換器に与え、または、前記第1のディジタル・アナログ変換器からのアナログ信号を直交変調して前記増幅器に与える直交変調器をさらに備え、

前記第2の位相差補償部は、前記直交変調器における直交変調時に該直交変調器からの出力信号の位相を、前記検出された位相差に対応した分、シフトさせることにより前記位相差を補償する、

ことを特徴とする送信装置。

[0170]

(付記18) 付記13から16のいずれか1つにおいて,

前記ディジタル入力信号が同相成分および直交成分の信号から構成され、

前記第2の位相差補償部は、前記ディジタル入力信号を構成する同相成分および直交成分の信号と、実数部および虚数部からなる数値との乗算を行う乗算器を 前記直交変調器の前段に備えるとともに、前記検出された位相差を実数部および 虚数部からなる数値に変換して前記乗算器に与える、 ことを特徴とする送信装置。

[0171]

(付記19) 付記13から16のいずれか1つにおいて,

前記ディジタル入力信号が同相成分および直交成分の信号から構成され.

前記フィードバック信号をディジタルの同相成分および直交成分に直交復調して,前記歪補償信号生成部に与える直交復調器をさらに備え,

前記第2の位相差補償部が,前記直交復調器における直交復調時に該直交復調器からの出力信号の位相を,前記検出された位相差に対応した分,シフトさせることにより前記位相差を補償する,

ことを特徴とする送信装置。

[0172]

(付記20) 付記13から16のいずれか1つにおいて、

前記増幅器の前段に,該増幅器に入力されるアナログ信号の周波数帯域を変換するための第1の周波数変換部をさらに備え,

前記第2の位相差補償部は,前記第1の周波数変換部における周波数変換時に ,前記第1の周波数変換部の出力信号の位相を,前記検出された位相差に対応し た分,シフトさせることにより前記位相差を補償する,

ことを特徴とする送信装置。

[0173]

(付記21) 付記13から16のいずれか1つにおいて,

前記増幅器の後段に,前記フィードバック信号の周波数帯域を変換するための 第2の周波数変換部をさらに備え,

前記第2の位相差補償部は,前記第2の周波数変換部における周波数変換時に ,前記第2の周波数変換部の出力信号の位相を,前記検出された位相差に対応し た分,シフトさせることにより前記位相差を補償する,

ことを特徴とする送信装置。

[0174]

(付記22) 付記2において,

前記ディジタル入力信号の電力値に対応する歪補償係数に基づいて,前記増幅

器の前記非線型歪を構成する位相歪および前記位相差を検出して該位相歪および 該位相差を補償し、該位相歪および該位相差が補償されたフィードバック信号が 前記歪補償信号生成部に与えられるようにする第3の位相差補償部をさらに備え ていることを特徴とする送信装置。

[0175]

(付記23) 付記22において,

前記第3の位相差補償部は,前記第1のアナログ信号と前記第2のアナログ信号との加算が前記加算器で行われる時であって,前記ディジタル入力信号のすべての電力値に対して作動する,

ことを特徴とする送信装置。

[0176]

(付記24) 付記23において,

前記ディジタル入力信号が同相成分および直交成分の信号から構成され,

前記同相成分および直交成分の信号を直交変調して前記第1のディジタル・アナログ変換器に与え、または、前記第1のディジタル・アナログ変換器からのアナログ信号を直交変調して前記増幅器に与える直交変調器をさらに備え、

前記第3の位相差補償部は,前記直交変調器における直交変調時に該直交変調器からの出力信号の位相を,前記検出された位相差に対応した分,シフトさせることにより前記位相歪および前記位相差を補償する,

ことを特徴とする送信装置。

[0177]

(付記25) 付記23において、

前記ディジタル入力信号が同相成分および直交成分の信号から構成され、

前記第3の位相差補償部は,前記ディジタル入力信号を構成する同相成分および直交成分の信号と,実数部および虚数部からなる数値との乗算を行う乗算器を 前記直交変調器の前段に備えるとともに,前記検出された位相差を実数部および 虚数部からなる数値に変換して前記乗算器に与える,

ことを特徴とする送信装置。

[0178]

(付記26) ディジタル入力信号に、増幅器によって生じる非線型歪を補償するためのプリディストーションを施した後、該ディジタル入力信号をアナログ信号に変換し、前記増幅器により増幅して送信する送信方法において、

前記ディジタル入力信号を第1のアナログ信号に変換し,

前記増幅器の出力から帰還されるフィードバック信号と参照信号として与えられる前記ディジタル入力信号とにより求められた歪補償係数に基づいて、前記ディジタル入力信号にプリディストーションを施し、前記ディジタル入力信号と前記プリディストーションが施された信号とから歪補償信号を生成し、

前記生成された歪補償信号を第2のアナログ信号に変換し、

前記第1のアナログ信号に前記第2のアナログ信号を加算し,該加算結果のアナログ信号を前記増幅器に与え,

前記フィードバック信号および前記参照信号に基づいて検出される,前記増幅器の前記非線型歪を構成する位相歪以外の該送信装置における位相差を補償し,該位相差が補償されたフィードバック信号が前記歪補償信号生成部に与えられるようにする,

ことを特徴とする送信方法。

[0179]

【発明の効果】

本発明によると、プリディストーションが施されたディジタル入力信号をアナログ信号に変換する場合よりもビット精度は高いディジタル・アナログ変換器は 要求されない。このため、より高速な変換が可能となる。

[0180]

また, 歪補償信号を変換するディジタル・アナログ変換器には, 増幅器の非線型歪を補償する信号のみが与えられるので, それ以外の歪をも補償する信号を変換する場合によりも, ビット精度の低いもので足り, その分, 高速な変換が可能となる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態に係る送信装置の構成を示すブロック図である。

【図2】

位相制御部Aの詳細な構成を示すブロック図であり、(a)は、第1の実施の 形態に係るものであり、(b)は、移相用乗算器100の移相量を制御する位相 制御部Aの構成を示すブロック図である。(c)は、テスト・パターン信号を用 いてアナログ部における位相差を補償する場合の位相制御部Aの構成を示すブロ ック図であり、(d)は、テスト・パターン信号を用いてアナログ部における位 相差を補償する場合の他の位相制御部Aの構成を示すブロック図である。

【図3】

(a) および(b) は、位相制御部Aの他の構成を示すブロック図である。

【図4】

(a), (b), (c), および(d)は, 位相制御部Bの詳細な構成を示す ブロック図である。

【図5】

可変復調用NCOの詳細な構成を示すブロック図である。

【図6】

第2の形態に係る送信装置の主信号変換部の部分を示すブロック図である。

【図7】

移相用乗算器を、復調用NCO(第1の実施の形態における可変復調用NCO を、位相が可変でないものに置換したもの)と減算器との間に新たに設けた送信 装置の一部を示すブロック図である。

【図8】

第4の実施の形態に係る送信装置の一部を示すブロック図である。

【図9】

位相可変器を追加したミキサ部の構成を示すブロック図である。

【図10】

位相可変器を追加したミキサ部の構成を示すブロック図である。

【図11】

増幅器の位相歪と、アナログ部における位相差との双方を補償する位相制御部 Cを用いた送信装置の構成を示すブロック図である。

【図12】

増幅器の入出力特性を示すグラフであり、(a)は、入力信号の電力と出力信号の電力との関係を示し、(b)は、入力信号の電力と出力信号の位相歪との関係を示す。

【図13】

従来の無線通信システムにおける送信装置の一例を示すブロック図である。

【符号の説明】

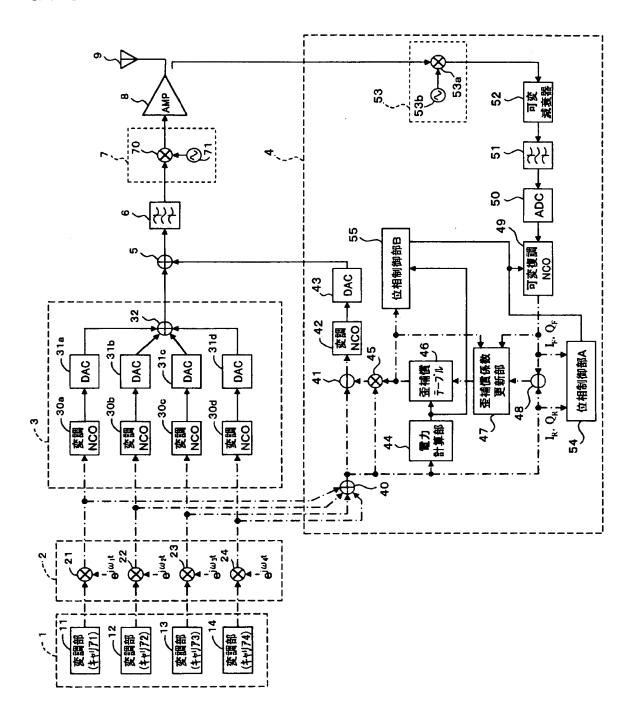
- 3 主信号変換部
- 30a~30d, 42 変調用NCO
- 31a~31d, 43 ディジタル・アナログ変換器 (DAC)
- 3 2 加算器
- 35a~35d 可変変調用NCO
- 4 1 減算器
- 44 電力計算部
- 45 乗算器
- 4 6 歪補償テーブル
- 47 歪補償係数更新部
- 49 位相可変復調用NCO
- 5 加算器
- 7 RFミキサ部
- 70 ミキサ
 - 71 局部発振器
 - 72 位相可変器
 - 8 増幅器
 - 53 IFミキサ部
 - 53a ミキサ
 - 53b 局部発振器
 - 53c 位相可変器
 - 5 4 位相制御部A

特2001-017045

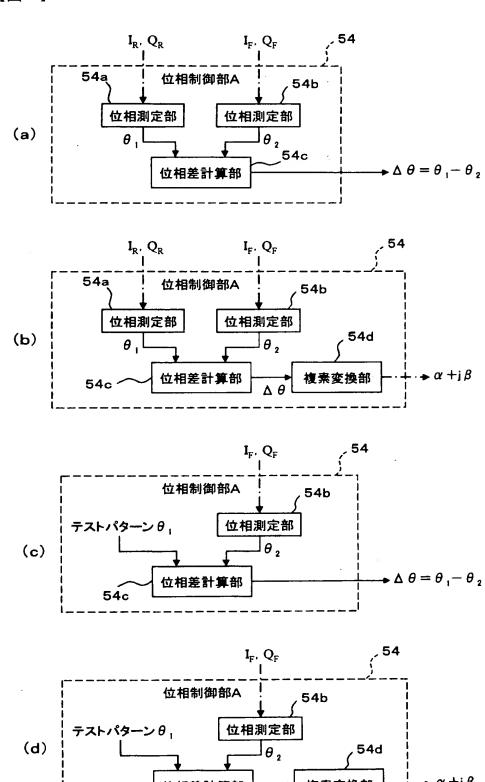
- 55 位相制御部B
- 54 a, 54 b 位相測定部
- 54c 位相差計算部
- 5 4 d 複素変換部
- 56 位相制御部C
- 100, 111~114 移相用乗算器

【書類名】 図面

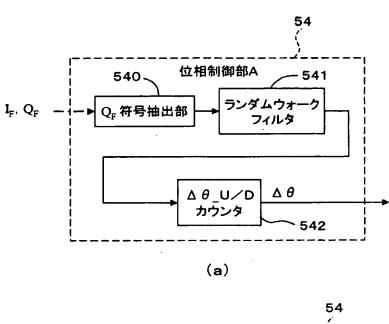
【図1】

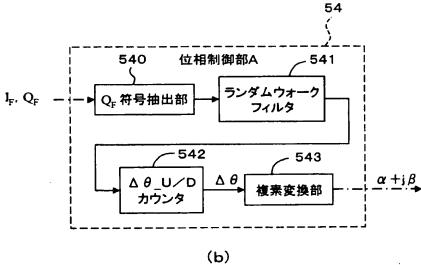


【図2】

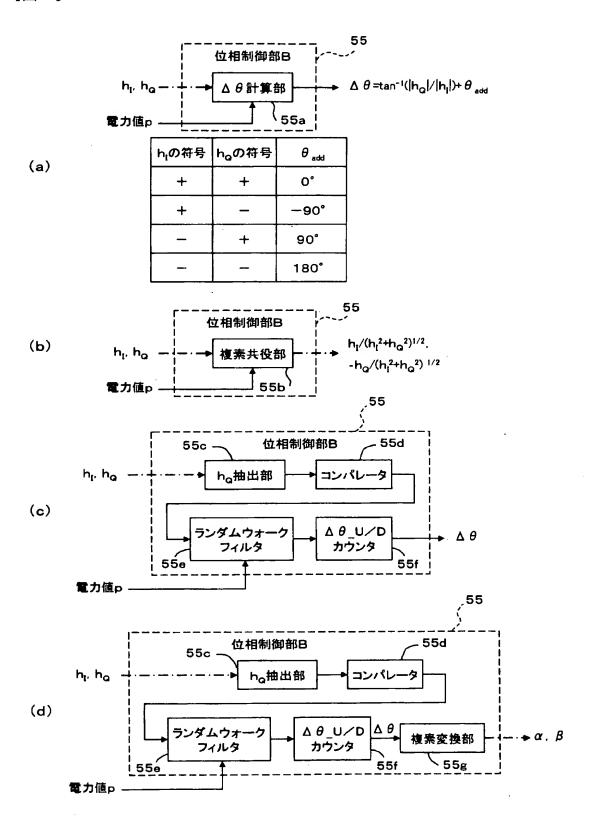


【図3】

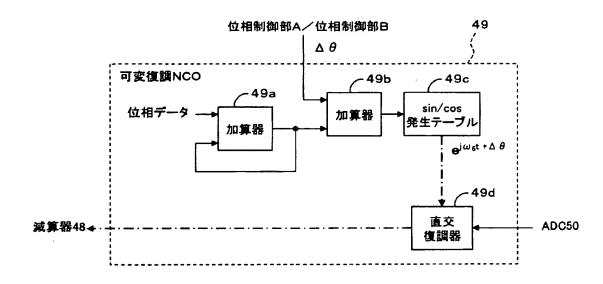




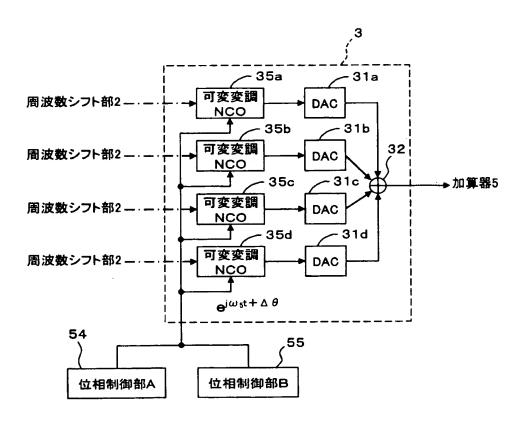
【図4】



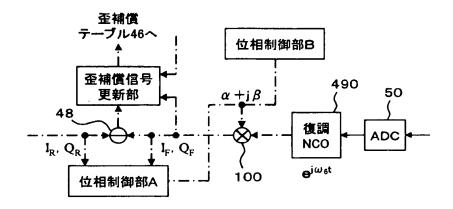
【図5】



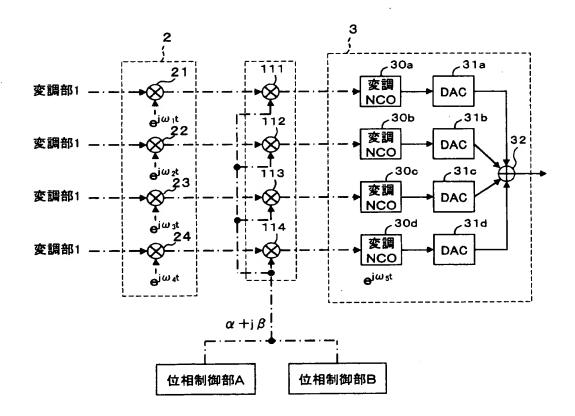
【図6】



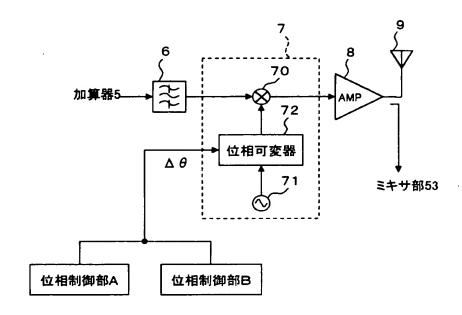
【図7】



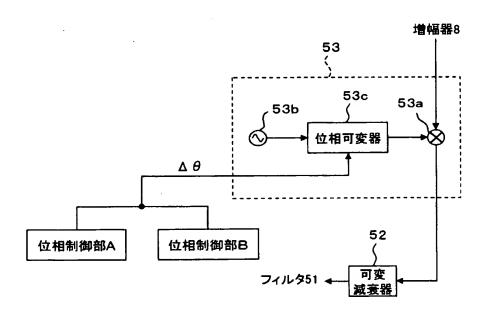
【図8】



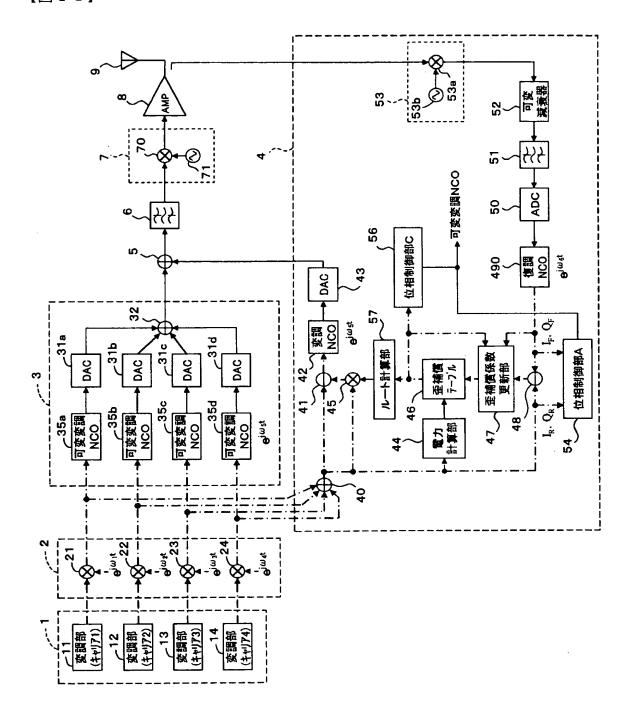
【図9】



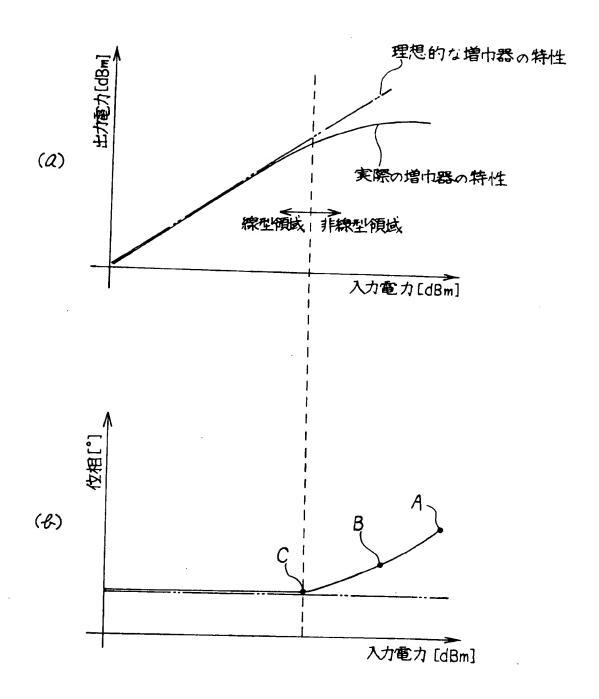
【図10】



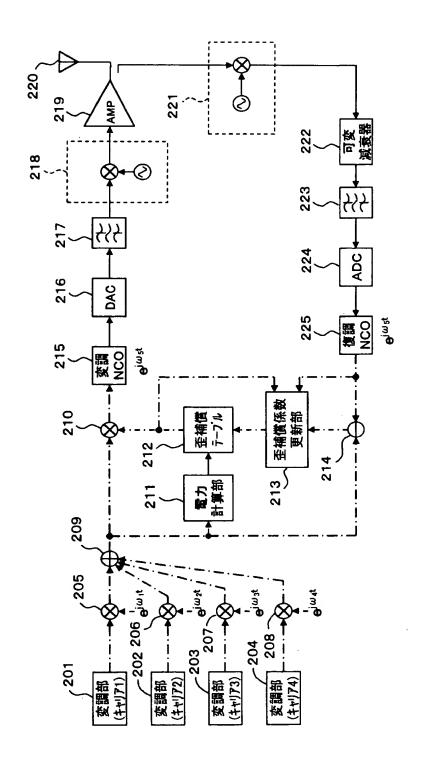
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 DACのビット精度を高くすることなく歪補償を行い、かつ、フィードバック信号に生じた、増幅器による位相歪以外の送信装置における位相差を除去できる送信装置および送信方法を提供する。

【解決手段】 DAC31a~31dからはアナログ信号に変換されたディジタル入力信号が、DAC43からはアナログ信号に変換された歪補償信号が、それぞれ加算器5に与えられる。加算器5では、両信号が加算され、歪補償を受けた送信信号が生成される。この送信信号は、増幅器8により増幅されアンテナ9から出力される。一方、増幅器8の出力信号は、フィードバック信号として位相制御部Aに与えられ、フィードバック信号と参照信号との間の位相差が求められる。この位相差に基づいて、可変復調用NCO49において、フィードバック信号に生じた、増幅器による位相歪以外の送信装置における位相差が除去される。

【選択図】 図1

認定・付加情報

特許出願の番号

特願2001-017045

受付番号

50100102218

書類名

特許願

担当官

末武 実

1912

作成日

平成13年 2月 6日

<認定情報・付加情報>

【特許出願人】

【識別番号】

000005223

【住所又は居所】

神奈川県川崎市中原区上小田中4丁目1番1号

【氏名又は名称】

富士通株式会社

【代理人】

申請人

【識別番号】

100094514

【住所又は居所】

神奈川県横浜市港北区新横浜3-9-5 第三東

昇ビル3階 林・土井 国際特許事務所

【氏名又は名称】

林 恒徳

【代理人】

【識別番号】

100094525

【住所又は居所】

神奈川県横浜市港北区新横浜3-9-5 第三東

昇ビル3階 林・土井 国際特許事務所

【氏名又は名称】

土井 健二

出願、人履歴情報

識別番号

ò

[000005223]

1. 変更年月日

1996年 3月26日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中4丁目1番1号

氏 名

富士通株式会社